

PATENT ABSTRACTS OF JAPAN

10

(11)Publication number : 07-326706

(43)Date of publication of application : 12.12.1995

(51)Int.Cl.

H01L 23/50

H01L 23/12

(21)Application number : 06-117236

(71)Applicant : FUJITSU LTD

(22)Date of filing : 30.05.1994

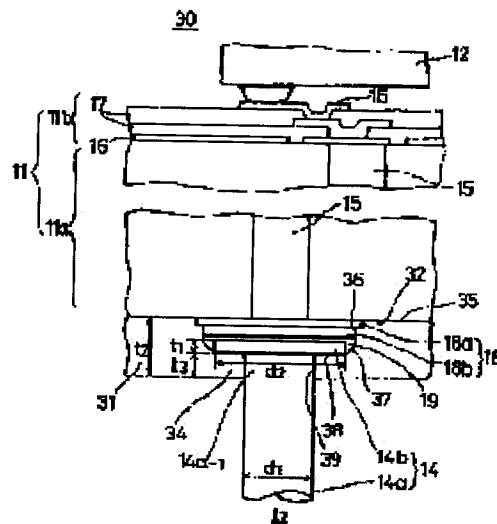
(72)Inventor : OZAWA TAKASHI

(54) PGA TYPE SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PURPOSE: To increase the junction strength of pins in relation to the title PGA semiconductor device.

CONSTITUTION: The PGA type semiconductor device is provided with numerous pins 14 bonded onto pads 18, the other numerous pins 14 formed on the rear surface of a substrate 11 and an epoxy resin-made coating film 31 formed also on the rear surface of the substrate 11 using the substrate 11, a bare LSI 12 and a silver paste made bonding part 19. At this time, the coating films 31 covering the root part of the pins 14 fill the role of reinforcing the fixation of the pins 14.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平7-326706

(43)公開日 平成7年(1995)12月12日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	P			
23/12	G			
			H 0 1 L 23/ 12	P
審査請求 未請求 請求項の数 7 O L (全 9 頁)				

(21)出願番号 特願平6-117236

(22)出願日 平成6年(1994)5月30日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 小澤 隆史

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 伊東 忠彦

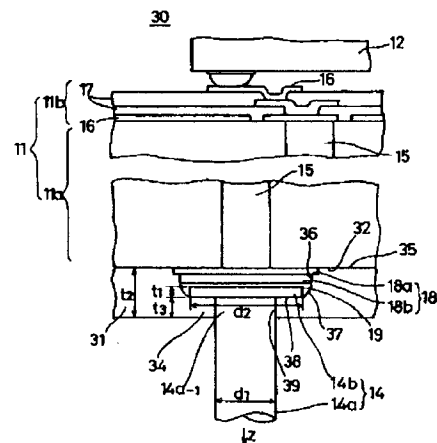
(54)【発明の名称】 PGA型半導体装置及びその製造方法

(57)【要約】

【目的】 本発明はPGA型半導体装置に関し、ピンの接合強度を向上させることを目的とする。

【構成】 基板11と、ベアL S I 12と、銀ペースト製の接着部19によって、パッド18に接着してある多数のピン14と、基板11の下面に形成してある多数のピン14と、基板11の下面に形成してあるエポキシ樹脂製の被覆膜31とを有する。被覆膜31は、ピン14の根元部分を覆っており、ピン14の固定を補強する。

本発明のPGA型半導体装置の電極を拡大して示す図



11: 基板	16: Cu製のペースト	d1: 0.4 mm
11a: 基板本体	17: ポリイミド絶縁層	d2: 0.7 mm
11b: マグネシア層	18: パッド	t1: 0.2 mm
12: ベアL S I	18a, 18b: パッド部	t2: 1.0 mm
14: ピン	19: 銀ペーストによる接着部	t3: 0.5 mm
14a-1: 根元部分	31: エポキシ樹脂製の被覆膜	
14b: 先端部	32: 基板の下面	
15: ビア	34: 接着剤	
	35, 36, 37, 38, 39: 絶縁層	

【特許請求の範囲】

【請求項1】 下面(32)にパッド(18)を有する基板(11)と、
該基板の上面に実装してある半導体部品(12)と、
該基板の下面の上記パッドに接合材によって接合してあり、該半導体部品と電気的に接続してあり、該基板より
下方へ突き出して並んでいる多数のピン(14)と、
上記各ピンの根元の部分を覆う厚さを有し、該各ピンの
根元の部分を覆って上記基板の下面に形成してある、絶
縁性を有する合成樹脂製の被覆層(31)とを有する構成
としたことを特徴とするPGA型半導体装置。

【請求項2】 基板本体(11a)と、該基板本体の上面の薄膜多層配線層(11b)と、該基板本体の下面の
パッド(18)とよりなる基板(11)と、
該基板の該薄膜多層配線層上に実装してある複数の半導
体部品(12)と、
該基板の下面の上記パッドに接合材によって接合してあり、該半導体部品と電気的に接続してあり、該基板より
下方へ突き出して並んでいる多数のピン(14)と、
上記各ピンの根元の部分を覆う厚さを有し、該各ピンの
根元の部分を覆って上記基板の下面に形成してある、絶
縁性を有する合成樹脂製の被覆層(31)とを有する構成
としたことを特徴とするPGA型半導体装置。

【請求項3】 上記被覆層は、熱硬化性合成樹脂製である構成としたことを特徴とする請求項1又は2記載のPGA型半導体装置。

【請求項4】 基板の上面に半導体部品を実装する工程(50、50A)と、
該基板の下面に多数のピンを並べて接合して立てるピン
立て工程(52、52A)と、
該ピンが接合された上記基板の下面に、上記各ピンの根
元の部分を覆う厚さに、絶縁性を有する合成樹脂製の被
覆層を形成する被覆層形成工程(53、53A)とを有する構成としたことを特徴とするPGA型半導体装置の
製造方法。

【請求項5】 基板の上面に半導体部品を実装する工程(50、50A)と、
該基板の下面に多数のピンを並べて接合して立てるピン
固定工程(52、52A)と、
該ピンが接合された上記基板の下面に、上記各ピンの根
元の部分を覆う厚さに、絶縁性を有する熱硬化性合成樹
脂製の被覆層を形成する被覆層形成工程(53、53
A)とを有する構成としたことを特徴とするPGA型半
導体装置の製造方法。

【請求項6】 上記被覆層形成工程(53)は、
上記ピンが接合された基板を上下反転させた向きとし、
上記ピンに対応した孔(60)を有する熱硬化性合成樹
脂製のシート(61)を、該孔をピンに嵌合させて、上
記基板の下面上に置くシートセット工程(53₁)と、
上記置かれたシートを溶解し、更に硬化させるべく加熱

する工程(53₂)とよりなることを特徴とする請求項
5記載のPGA型半導体装置の製造方法。

【請求項7】 上記被覆層形成工程(53A)は、
上記ピンが接合された上記基板を上下反転させた向きと
し、上記基板の下面の周囲にダムを形成する工程(53
A₁)と、
上記ダムが形成された上記基板の下面上に熱硬化性液状
の合成樹脂を流し込む工程(53A₂)と、
流し込まれた熱硬化性合成樹脂を硬化させるべく加熱す
る工程(53A₃)とよりなることを特徴とする請求項
5記載のPGA型半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はPGA型半導体装置及び
その製造方法に関する。

【0002】PGA(Pin Grid Array)型半導体装置に
おいては、製造後における試験時のソケットに対する挿
入及び抜去時、及びプリント板への実装時等において、
ピンに力が作用する。従ってこの試験時及び実装時等
においてピンが脱落しないように、ピンの基板に対する接
合強度が十分に強いことが必要とされる。

【0003】また、基板の上面のアディティブ層を損傷
させないように、ピンを基板へ接合するときの温度は、
例えば400℃程度より低いことが必要とされる。

【0004】また、PGA型半導体装置は、製造コスト
が安いことが望ましい。

【0005】従って、ピンを基板へ接合するための接合
材料としては、融点が低いこと及び安価なものであるこ
とも要件とされる。

30 【0006】

【従来の技術】図7は従来の1例のPGA型MCM(Mu
lti-Chip Module)半導体装置10を示す。

【0007】PGA型MCM半導体装置10は、基板1
1と、基板11の上面に実装してある複数のペアルシリ
コン12と、ペアルシリコン12を覆うリッド13と、基板11
の下面に、整列して、且つ基板11より下方に突き出し
て立設してある多数のピン14とを有する。

【0008】基板11は、基板本体11aと、基板本体
11aの上面のアディティブ層11bとよりなる。アディ
ティブ層11bは、MCM半導体装置の基板にとっ
て、必須である。

【0009】基板本体11aはセラミック製であり、多
数のビア15を有する。

【0010】図8に拡大して示すように、アディティブ
層11bは、Cu製のパターン16と、ポリイミド製の
絶縁層17とよりなる。

【0011】ポリイミドの耐熱温度T₁は約400℃で
ある。

【0012】基板11の下面には、パッド18が形成し
てある。

【0013】パッド18は、Cr/Cu/Crパッド部18aと、この上側のAu/Niパッド部18bとよりなる。

【0014】ピン14は、長さが約10mmであり、本体部14aと、頭部14bとを有する。

【0015】ピン14は、コパール製であり、Ni/Auメッキがしてある。

【0016】ピン本体部14aの径 d_1 は0.4mm、頭部14bの径 d_2 は0.7mm、厚さ t_1 は約0.2mmである。

【0017】ピン14は、銀ペースト製の接着部19によって、パッド18にろう付けしてある。ピン14は、ビア15等を介して、ペアルS112と電氣的に接続してある。また、PGA型MCM半導体装置10の製造工程についてみると、作業性等の理由から、アディティブ層を形成し、それからピンを接着することが一般的である。

【0018】

【発明が解決しようとする課題】図4に示すように、銀ペーストの硬化温度は、約150℃であり、ポリイミドの耐熱温度 T_1 より低い。

【0019】このため、ピン14の接着は、アディティブ層11bのポリイミド製絶縁層17を傷めることなく、行われる。

【0020】しかし、ピン14を矢印A方向に引っ張ったときに、ピン14が接着部19の個所で外れてしまうときに、接着部19に作用する応力（接合強度）は0.5~1.0kgf/mm²であり、比較的小さい。

【0021】従って、図7及び図8のPGA型MCM半導体装置10は、ピン14が取れ易いという問題があった。

【0022】ここで、図4に示すように、銀ペーストの代わりに、銀ろうを使用すれば、ピンの接合強度は10kgf/mm²以上となり、AuSnを使用すれば、ピンの接合強度は6~7kgf/mm²となり、ピンの接合強度を高めることが出来る。

【0023】しかし、銀ろうのろう付温度は、約650℃と高く、ポリイミドの耐熱温度 T_1 より高いため、ろう付け時に、アディティブ層11bを損傷させてしまう。

【0024】このため、銀ろうは、使用することが出来ない。

【0025】AuSnのろう付け温度は、約350℃であり、ポリイミドの耐熱温度 T_1 より低い。このため、アディティブ層11bを損傷させることなく、ピンをろう付けすることが出来る。

【0026】しかし、AuSnは、価格が高く、ピンの数が100本以上と多くなっている現状においては、AuSnを使用すると、PGA型MCM半導体装置の価格は、銀ペーストを使用した場合に比べて、約数千円も高

くなってしまう、好ましくない。

【0027】そこで、本発明は、上記課題を解決したPGA型MCM半導体装置を提供することを目的とする。

【0028】

【課題を解決するための手段】請求項1の発明は、下面にパッドを有する基板と、該基板の上面に実装してある半導体部品と、該基板の下面の上記パッドに接合材によって接合してあり、該半導体部品と電氣的に接続してあり、該基板より下方へ突き出して並んでいる多数のピンと、上記各ピンの根元の部分を覆う厚さを有し、該各ピンの根元の部分を覆って上記基板の下面に形成してある、絶縁性を有する合成樹脂製の被覆層とを有する構成としたものである。

【0029】請求項2の発明は、基板本体と、該基板本体の上面の薄膜多層配線層と、該基板本体の下面のパッドとよりなる基板と、該基板の該薄膜多層配線層上に実装してある複数の半導体部品と、該基板の下面の上記パッドに接合材によって接合してあり、該半導体部品と電氣的に接続してあり、該基板より下方へ突き出して並んでいる多数のピンと、上記各ピンの根元の部分を覆う厚さを有し、該各ピンの根元の部分を覆って上記基板の下面に形成してある、絶縁性を有する合成樹脂製の被覆層とを有する構成としたものである。

【0030】請求項3の発明は、上記被覆層は、熱硬化性合成樹脂製である構成としたものである。

【0031】請求項4の発明は、基板の上面に半導体部品を実装する工程と、該基板の下面に多数のピンを並べて接合して立てるピン立て工程と、該ピンが接合された上記基板の下面に、上記各ピンの根元の部分を覆う厚さに、絶縁性を有する合成樹脂製の被覆層を形成する被覆層形成工程とを有する構成としたものである。

【0032】請求項5の発明は、基板の上面に半導体部品を実装する工程と、該基板の下面に多数のピンを並べて接合して立てるピン固定工程と、該ピンが接合された上記基板の下面に、上記各ピンの根元の部分を覆う厚さに、絶縁性を有する熱硬化性合成樹脂製の被覆層を形成する被覆層形成工程とを有する構成としたものである。

【0033】請求項6の発明は、上記被覆層形成工程は、上記ピンが接合された基板を上下反転させた向きとし、上記ピンに対応した孔を有する熱硬化性合成樹脂製のシートを、該孔をピンに嵌合させて、上記基板の下面上に置くシートセット工程と、上記置かれたシートを溶解し、更に硬化させるべく加熱する工程とよりなる構成としたものである。

【0034】請求項7の発明は、上記被覆層形成工程は、上記ピンが接合された上記基板を上下反転させた向きとし、上記基板の下面の周囲にダムを形成する工程と、上記ダムが形成された上記基板の下面上に熱硬化性液状の合成樹脂を流し込む工程と、

【0035】

10

20

30

40

50

【作用】請求項1のピンの根元の部分を覆う合成樹脂製の被覆層は、ピンの根元部分の周面に接着し、ピンの基板への接合部分を補強するように作用する。

【0036】このことは、ピンの基板のパッドへの接合使用する接合材としてのろう材を、ろう付け強度の低いものでも足りるように作用する。ろう付け強度が低くてもよければ、ろう材として、ろう付温度が低く、且つ価格が安価なものを使用することも可能とするように作用する。

【0037】請求項2のピンの根元の部分を覆う合成樹脂製の被覆層は、ピンの根元部分の周面に接着し、ピンの基板への接合部分を補強するように作用する。

【0038】このことは、ピンの基板のパッドへの接合使用する接合材としてのろう材を、ろう付け強度の低いものでも足りるように作用する。ろう付け強度が低くてもよければ、ろう材として、ろう付温度が低く、且つ価格が安価なものを使用することも可能とするように作用する。

【0039】請求項3の熱硬化性合成樹脂製の被覆層は、熱可塑性合成樹脂によって形成した被覆層に比べて、安定であり、ピンの基板への接合部分を、安定に補強し続けるように作用する。

【0040】請求項4の被覆層形成工程を有する構成は、ピンの基板への接合強度が補強されたPGA型半導体装置の製造を実現するように作用する。

【0041】請求項5の熱硬化性合成樹脂製の被覆層形成工程を有する構成は、ピンの基板への固定強度が補強されたPGA型半導体装置の製造を実現するように作用する。

【0042】請求項6の孔あきのシートを置く工程は、液状の合成樹脂を流し込む工程に比べて、短い時間で足りるように作用する。

【0043】請求項7の液状の合成樹脂を流し込む工程は、ピンのピッチが狭く、孔あきのシートを用意することが困難である場合にも、困難なく適用しうるように作用する。

【0044】

【実施例】

【本発明になるPGA型半導体装置の実施例】図3は本発明の一実施例になるPGA型MCM半導体装置30を示す。図1は、図2中の一部を拡大して示す。

【0045】各図中、図7及び図8に示す構成部分と対応する部分には同一符号を付し、その説明は省略する。

【0046】PGA型MCM半導体装置30は、基板11と、ベアチップLS112と、リッド13と、多数のピン14と、硬化したエポキシ樹脂製の被覆膜31とを有する。

【0047】一般に、MCM半導体装置において、基板11が薄膜多層配線層としてのアディティブ層11bを有する薄膜多層配線基板である構成は必須である。

【0048】ピン14は、銀ペースト製の接着部19によって、パッド18に固定してある。

【0049】被覆膜31は、基板11の下面32の略全面に亘って存在している。

【0050】被覆膜31は、厚さ t_1 が約1mmと厚く、各ピン14について、接着部19及び頭部14bを全周に亘って覆っており、且つ本体部14aの根元部分14a₁を全周に亘って取り囲んでいる。

【0051】被覆膜31は、部分34を有する。部分34は、略環状を有し、頭部14bを全周に亘って覆っており、且つ、本体部14aの根元部分14a₁を全周に亘って取り囲んでいる。環状部分34は、約0.5mmの厚さ t_2 を有する。

【0052】また被覆膜31は、基板31の下面32に接着しており、各ピン14について、パッド18の周面、接着部19の周面、頭部14b下面、本体部14aの根元部14a₁の周面に夫々強く接着している。

【0053】符号35は、被覆膜31の基板31の基板31へ接着している部分を示す。

【0054】符号36は、被覆膜31のうち、パッド18へ接着している部分を示す。

【0055】符号37は、被覆膜31のうち、接着部19へ接着している部分を示す。

【0056】符号38は、被覆膜31のうち、頭部14bへ接着している部分を示す。符号39は、被覆膜31のうち、根元部14a₁へ接着している部分を示す。また被覆部31は絶縁性を有する。従って、ピン14相互間は、絶縁されている。

【0057】同じく、被覆膜31は、硬化したエポキシ樹脂製であり、硬度は、曲げ弾性率は1,500kgf/cm²程度であり、比較的硬い。

【0058】従って、被覆膜31は、各ピン14の本体部14aの根元部14a₁を固定して、ピン14のパッド18に対する接着の強度を補強するように作用する。

【0059】本発明者は、被覆膜31による補強の程度を確かめるため、ピン14をZ方向に力を加えて引っ張る試験を行った。

【0060】引っ張り力を加え、接着部19に作用する応力が10kgf/mm²となっても、ピン14がとれないことを確認した。

【0061】従って、本実施例のPGA型MCM半導体装置30において、ピン14の引張強度は、図4に示すように、10kgf/mm²以上である。

【0062】図4より、被覆膜31を設けることによって、被覆膜31を設けない場合に比べて、ピン14の接合強度が、約10倍も強くなっており、被覆膜31の効果が大きいことが分かる。

【0063】ピン14の接合強度の補強は、主に、環状部分34が硬くて強度を有しており、接着部分38及び39が存在しており、ピン14を引っ張ったときの力

が、環状部分34によって受け止められることによるものと考えられる。

【0064】なお、ピン14の接合強度が10kgf/mm²程度あればPGA型MCM半導体装置をソケットに対して挿入抜去するとき、及びプリント板に実装するときに、ピン14が取れないことは十分に保証出来る。

【0065】従って、図2のPGA型MCM半導体装置30は、以下に挙げる特長を有する。

【0066】①ピン14は、エポキシ樹脂製の被覆膜31で補強されており、十分な接合強度でもってが取り付けられている。

【0067】②接着部19は銀ペーストであるため、製造中に、アディティブ層11aが熱によって損傷する虞はない。

【0068】③接着部19は銀ペーストであるため、AuSnを使用する場合に比べて、PGA型MCM半導体装置30は相当に安価である。

【0069】なお、図4より分かるように、銀ペースト製の接着部19に代えて、PbSn製のろう付け部とした場合にも、上記と同様の効果を有する。

【0070】また、ピン14が頭部14aを有しない形状である場合にも、同様の効果が得られる。

【0071】また銀ペースト及びPbSnに代えて、導電性接着材を用いても同様の効果を有する。

【0072】なお、本明細書においては、ろう材及び接着剤を包含する概念を「接合材」と定義する。また、本明細書において、接着及びろう付けを包含する概念を「接合」と定義する。なお、上記実施例のPGA型MCM半導体装置10は、基板11上に複数のベアLSI12が実装されたマルチチップモジュールであるけれども、本発明は、基板上に一のベアLSIが実装されたシングルチップパッケージの構成ともしうる。

【0073】〔本発明になるPGA型MCM半導体装置の製造工程の実施例〕

〔第1実施例〕図5(A)乃至(F)は、図3に示すPGA型MCM半導体装置30を製造する方法の第1実施例を示す。

【0074】PGA型MCM半導体装置30は、図5(A)乃至(F)に示す、複数の工程を経て製造される。

【0075】①ベアLSI実装工程50(図5(A)参照)

基板本体11a上にアディティブ層11bが形成された基板11のアディティブ層11b上に、ベアLSI12を複数実装する。

【0076】②銀ペースト印刷工程51(図5(B)参照)

基板11を表裏反転し、エポキシ系の銀ペーストを、基板11のパッド上に印刷して銀ペースト膜59を形成する。

【0077】③ピン接続工程52(図5(C)参照)

ピン14を、銀ペーストが印刷してあるパッドに貼り付けて立て、150℃に60分間加熱する。これにより、銀ペーストが溶け、ピン14がパッド18上に接続される。アディティブ層11bは損傷されない。

【0078】④エポキシ樹脂製被覆層形成工程53(図5(D),(E)参照)

(1) シートセット工程53-1

図5(D)に示すように、ピン14の並びに対応した孔60があけられているエポキシ樹脂製シート61を用意し、孔60をピン14に嵌合させて、シート61を基板11上に載置する。

【0079】(2) 熱硬化工程53-2

この状態で、150℃に60分間加熱する。

【0080】これにより、シート61が溶け、流動性を有するエポキシ樹脂が、ピン14の根元部分に密着した状態となり、その後、エポキシ樹脂が硬化し、被覆層31が形成される。

【0081】この工程53においても、アディティブ層11bは損傷されない。

【0082】⑤封止工程54

リッド13を取り付けて、ベアLSI12を封止する。

【0083】以上により図3に示すPGA型半導体装置が完成する。

【0084】上記の工程53において、加熱する前の作業は、シート61を載置することであり、この作業はロボットによって素早く行われる。

【0085】このため、上記の製造方法は量産に適している。

【0086】〔第2実施例〕図6(A)乃至(G)は、図3に示すPGA型MCM半導体装置30を製造する方法の第2実施例を示す。

【0087】①ベアLSI実装工程50A、

②銀ペースト印刷工程51A、

③ピン接着工程52A、

⑤封止工程54Aは、上記第1実施例の製造方法の各工程50、51、52、54と同じである。

④エポキシ樹脂製被覆層形成工程53A(図6(D),(E),(F)参照)

(1) ダム形成工程53A-1

図6(D)に示すように、基板11の下面32(上方を向いている)の外周部に沿って、高粘度のエポキシ樹脂でダムを作り、半硬化又は硬化させてダム70を作る。

【0088】(2) エポキシ樹脂流し込み工程53A-2

この後、図6(E)に示すように、低粘度のエポキシ樹脂を基板11上に流し込み、エポキシ樹脂を基板11上に拡げて膜71を形成する。

【0089】(3) 熱硬化工程53A-3

この状態で図6(F)に示すように、150℃に60分間加熱する。

【0090】これにより、エポキシ樹脂が硬化し、被覆層31が形成される。

【0091】この製造方法は、ピン14のピッチが狭い場合に好適である。

【0092】

【発明の効果】以上説明したように、請求項1の発明によれば、ピンの基板への接合強度が従来に比べて補強されたPGA型半導体装置を実現出来る。

【0093】また、ピンの基板への接合強度が補強されるため、接合材として接合強度が弱いものを使用出来る。

【0094】接合強度の要求が緩和されると、使用出来る接合材の広がり、接合するときの温度が低く且つ価格が安価なものも含まれてくる。

【0095】接合強度が低い接合材を使用することによって、基板が、熱に弱いアディティブ層を有する構成のものである場合、及び基板自体が熱に弱いBTレジンタイプのプリント板である場合であっても、これらが熱によって損傷される虞れなく、PGA型半導体装置を製造することが出来る。

【0096】また、価格の安価な接合材を使用することによって、PGA型半導体装置の製造コストを従来に比べて安価と出来る。

【0097】請求項2の発明によれば、ピンの基板への接合強度が従来に比べて補強されたPGA型MCM半導体装置を実現出来る。

【0098】また、ピンの基板への接合強度が補強されるため、接合材として接合強度が弱いものを使用出来る。

【0099】接合強度の要求が緩和されると、使用出来る接合材の広がり、接合するときの温度が低く且つ価格が安価なものも含まれてくる。

【0100】接合強度が低い接合材を使用することによって、薄膜多層配線層が熱によって損傷される虞れなく、PGA型半導体装置を製造することが出来る。

【0101】また、価格の安価な接合材を使用することによって、PGA型MCM半導体装置の製造コストを従来に比べて安価と出来る。

【0102】請求項3の発明によれば、温度が上昇した場合にも被覆層の硬さが変化せず、ピンの基板への接合強度の補強の安定化を図ることが出来る。

【0103】請求項4の発明によれば、ピンの基板への接合強度が補強されたPGA型半導体装置を製造出来る。

【0104】請求項5の発明によれば、ピンの基板への接合強度が効率的に補強されたPGA型半導体装置を製造出来る。

【0105】請求項6の発明によれば、被覆層を手際良く形成することが出来、PGA型半導体装置を生産性良く型造し得る。

【0106】請求項7の発明によれば、ピンのピッチが相当に狭い場合であっても、被覆層を困難なく形成することが出来る。

【図面の簡単な説明】

【図1】本発明のPGA型半導体装置の要部を拡大して示す図である。

【図2】図1中、ピンの基板への固定部分を示す図である。

【図3】本発明の一実施例になるPGA型半導体装置の断面図である。

【図4】ろう付温度及び接合強度を示す図である。

【図5】本発明の第1実施例になるPGA型半導体装置の製造方法を説明するための図である。

【図6】本発明の第2実施例になるPGA型半導体装置の製造方法を説明する図である。

【図7】従来のPGA型半導体装置の1例を示す図である。

【図8】図7中の一部を拡大して示す図である。

【符号の説明】

- 20 11 基板
- 11a 基板本体
- 11b アディティブ層
- 12 ペアLSI
- 13 リッド
- 14 ピン
- 14a 本体部
- 14a 根元部分
- 14b 頭部
- 15 ビア
- 30 16 Cu製のパターン
- 17 ポリイミド絶縁層
- 18 パッド
- 18a, 18b パッド部
- 19 銀ペーストによる接着部
- 30 PGA型MCM半導体装置
- 31 エポキシ樹脂製の被覆膜
- 32 基板の下面
- 34 環状部分
- 35, 36, 37, 38, 39 接着部分
- 40 50, 50A ペアLSI実装工程
- 51, 51A 銀ペースト印刷工程
- 52, 52A ピン接着工程
- 53, 53A エポキシ樹脂製被覆層形成工程
- 53-1 シートセット工程
- 53-2 熱硬化工程
- 53A-1 ダム形成工程
- 53A-2 エポキシ樹脂流し込み工程
- 53A-3 熱硬化工程
- 54 封止工程
- 50 59 銀ペースト膜

60 孔

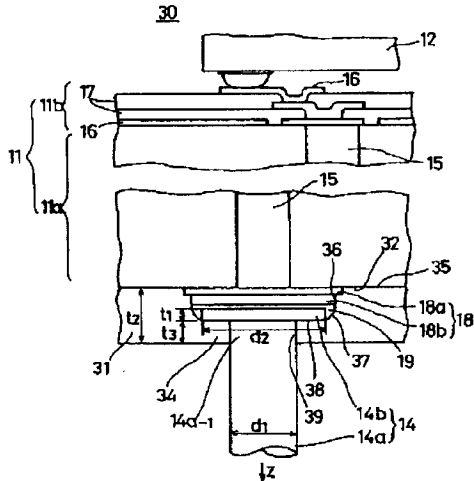
61 エポキシ樹脂製シート

* 70 ダム

* 71 膜

【图 1】

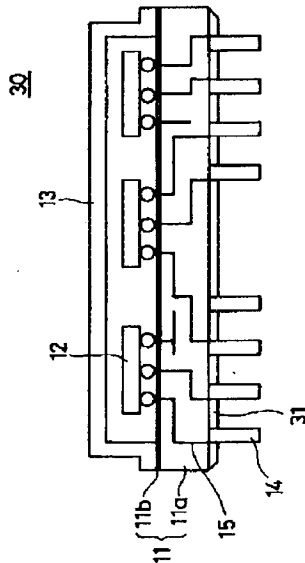
本発明のPGA型半導体装置の要部を拡大して示す図



- | | | |
|-------------|----------------------|------------|
| 11: 基板 | 16: Cu製のパターン | d1: 0.4 mm |
| 11a: 基板本体 | 17: ポリイミド絶縁層 | d2: 0.7 mm |
| 11b: 実装タブ層 | 18: パッド | t1: 0.2 mm |
| 12: ベヤ LSI | 18a,18b: パッド部 | t2: 1.0 mm |
| 14: 金 | 19: 銀ペーストに含金部 | t3: 0.5 mm |
| 14a: 本体部 | 31: エポキシ樹脂製の接着剤 | |
| 14a-1: 本体部分 | 32: 基板の下面 | |
| 14b: 端子部 | 34: 実装部分 | |
| 15: ピア | 35,36,37,38,39: 接着部分 | |

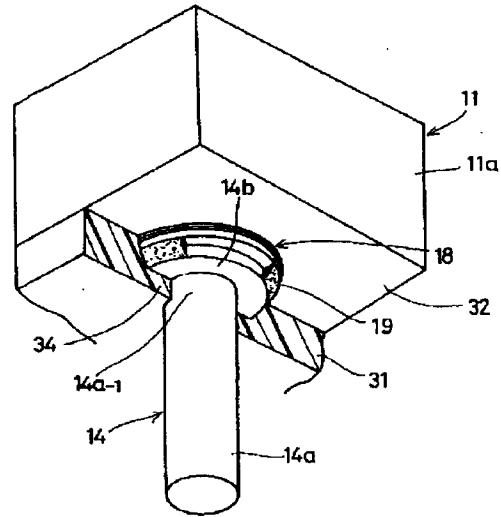
【図 3】

本発明の一実施例になるPGA型半導体装置の断面図



【圖2】

図ノ中、ヒンの基板への固定部分を示す図



【図 4】

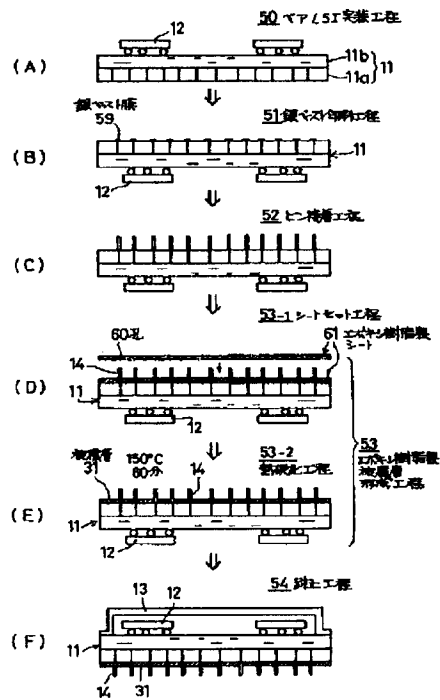
ろう付け温度及び接合強度を示す図

項目 材料	ろう付け温度 (硬化温度) (°C)	接合強度 kgf/mm ²
銀ペースト	150 < T ₁	0.5 ~ 1.0
PbSn	180 < T ₁	2 ~ 3
銀ろう	650 > T ₁	10 以上
AuSn	350 > T ₁	8 ~ 9
銀ペースト + エポキシ被覆層	150	10 以上
PbSn + エポキシ被覆層	180	10 以上

ポリイミドの耐熱温度T_g : 約400℃

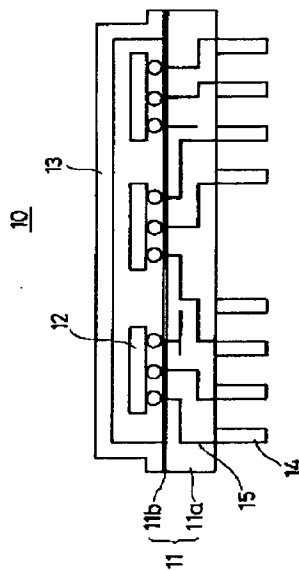
【図5】

本発明の第1実施例になるPGA型半導体装置の製造方法を説明する図



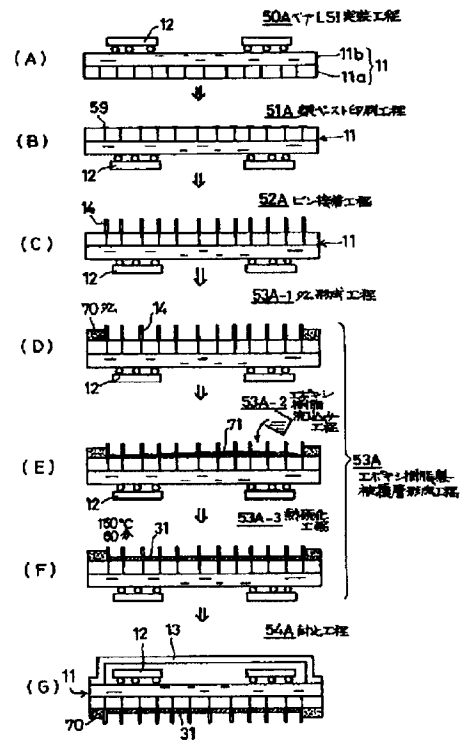
【図7】

従来のPGA型半導体装置の1例を示す図



【図6】

本発明の第2実施例になるPGA型半導体装置の製造方法を説明する図



【図8】

図7中の一節を拡大して示す図

